

國立東華大學教師個人基本資料表

聯絡電話：03-8634019

E-mail：hcchi@mail.ndhu.edu.tw

最高學歷/起迄：美國加州大學洛杉磯分校(1994)

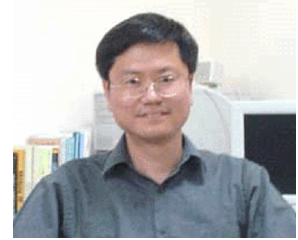
現職/起迄：國立東華大學資訊工程學系暨電子工程研究所副教授
(1996)

到任年月份(東華)：1995年8月

研究領域：計算機結構、超大型積體電路設計、嵌入式系統、
計算機網路

紀新洲

Hsin-Chou Chi



研究

近五年研究成果 (2009~2014)

一、期刊論文：

(若期刊屬於 SCI、EI、SSCI、TSSCI、EconLit 或 A&HCI 等時，請註明)

1. Chia-Ming Wu, Hsin-Chou Chi, and Ruay-Shiung Chang, "Mapping and Scheduling for Circuit-Switched Network-on-Chip Architecture," *ETRI Journal*, April 2009. (SCI, EI)
2. Hsin-Chou Chi, Chia-Ming Wu, and Sheng-Chin Hsu, "Efficient IP Routing Lookups for High-Performance Routers," *Journal of Internet Technology*, Mar. 2013. (SCI, EI)

二、研討會論文：

1. Hsin-Chou Chi, Hsi-Che Tseng, and Chih-Ling Yang, "Efficient Diagnosis of Scan Chains with Single Stuck-at Faults," *Proc. International Conference of Computing*, Fullerton, April 2009.
2. Hsin-Chou Chi, Yu-Hong Jhang, and Wen-Shu Chen, "Tree-Based Routing for Faulty On-Chip Networks with Mesh Topology," *Proc. IEEE Computer Society Annual Symposium on VLSI*, Lixouri, July 2010.
3. Hsin-Chou Chi and Tat-Seng Chang, "Design of a Reconfigurable Pipelined Switch for Faulty On-Chip Networks," *Proc. International Conference on Parallel and Distributed Computing and Networks*, Innsbruck, Feb. 2011.
4. Hsin-Chou Chi, Hsi-Che Tseng, Kun-Lin Tsai, "Design of Timing-Error-Resilient Systolic Arrays for Matrix Multiplication," *Proc. International SoC Design Conference*, Jeju, Nov. 2011.
5. Hsin-Chou Chi, Hsi-Che Tseng, and Chih-Ling Yang, "Efficient Diagnosable Design of IEEE P1500 for Soc Testing," *Proc. IEEE International Conference on Networked Embedded Systems for Enterprise Applications*, Dec. 2011.
6. Ming-Hung Bai and Hsin-Chou Chi, "Efficient Table-Based Routing for On-Chip Networks with Faulty Components," *Proc. Global Congress on Science and Engineering*, Dubai, Dec. 2011.
7. Hsin-Chou Chi, Jr-Fen Ferng, and Yu-Chen Hsieh, "Area Utilization Based Mapping for Network-on-Chip Architectures with Over-Sized IP Cores," *Proc. IEEE International Conference on Embedded Software and Systems*, Liverpool, June 2012.
8. Hsin-Chou Chi, Hsi-Che Tseng, Yih-Kai Wang, "Design of VLSI Digital Filters for Tolerating Transient Timing Errors," *Proc. International Conference on Computer, Networks and Communication Engineering*, Beijing, May 2013.
9. Hsin-Chou Chi, Hsi-Che Tseng, Chia-Wei Jeng, "Reconfigurable VLSI Digital Filters for Tolerating

三、其他著作或專利：

類別	專利名稱	國別	專利號碼	發明人	專利權人	專利期間
發明專利	共享記憶體式多重處理機叢集系統之位址翻譯方法與裝置	中華民國	084667	紀新洲 馬永昌 詹澄勝	Industrial Technology and Research Institute	1997 至 2016
發明專利	Address Translation for Shared-Memory Multiprocessor Clusters	USA		紀新洲 馬永昌 詹澄勝	Industrial Technology and Research Institute	2000 至 2017

四、三年內之研究計畫 (2011~2014)：

起迄年月	研究計畫名稱	主持人/共同主持人	計畫經費	補助單位
100.08~101.07	具容忍多重時序錯誤之數位訊號處理系統	主持人	559,000 元	國科會
101.08~102.07	可變區塊大小移動估測之平行超大型積體電路架構	主持人	559,000 元	國科會
102.08~103.07	可重組晶片網路架構之容錯繞徑設計	主持人	571,000 元	國科會



教學

五、三年內開授課程：

學年度	課程名稱(必/選)	選修人數
100(上)	計算機結構 (必)	80
	系統晶片設計專題 (選)	7
100(下)	嵌入式系統設計概論 (選)	22
	特殊用途超大型積體電路設計 (選)	6
101(上)	計算機結構 (必)	69
	系統晶片設計專題 (選)	9

101(下)	嵌入式系統設計概論(選)	45
	特殊用途超大型積體電路設計(選)	12
102(上)	計算機結構(必)	62
	系統晶片設計專題(選)	9
102(下)	超大型積體電路設計導論(選)	42
	特殊用途超大型積體電路設計(選)	13

六、三年內指導研究生狀況：

學年度	碩士班(人)	博士班(人)	畢業人數	
			碩士	博士
100	11	1	5	0
101	11	1	5	0
102	10	1	0	0



服務

七、三年內校內校、院、系(所、科及中心)各級公共事務參與：

年月	校/院/系級	項目
100/08 ~ 101/07	系級	資工系所務委員會委員
100/08 ~ 101/07	系級	資工系教育委員會委員
101/08 ~ 101/07	系級	資工系所務委員會委員
102/08 ~ 102/07	系級	資工系資源規劃委員會委員
102/08 ~	系級	資工系所務委員會委員
102/08 ~	院級	理工學院國際事務委員會委員兼召集人

八、三年內專業學術服務工作項目：

年月	校內/校外	項目
100/02	校外	Program Committee Member, International Conference on Parallel and Distributed Computing and Networks
100/11	校外	Program Committee Member, International Conference on Parallel and Distributed Computing and Systems
100/08	校外	Program Committee Member, VLSI Design/CAD Symposium
101/02	校外	Program Committee Member, International Conference on Parallel and Distributed Computing and Networks
101/11	校外	Program Committee Member, International Conference on Parallel and Distributed Computing and Systems
101/08	校外	Program Committee Member, VLSI Design/CAD Symposium
102/02	校外	Program Committee Member, International Conference on Parallel and Distributed Computing and Networks
102/11	校外	Program Committee Member, International Conference on Parallel and Distributed Computing and Systems
102/08	校外	Program Committee Member, VLSI Design/CAD Symposium



教學與研究獎勵

九、三年內之教學與研究獎勵事蹟：

學年度	校內/校外	項目